

Rec'd

2005

10/439426

T/JP2004/010776

22. 7. 2004

日 本 国 特 許 庁
JAPAN PATENT OFFICE

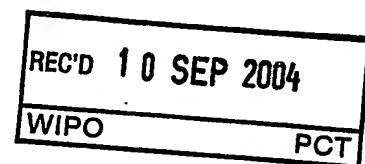
別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日
Date of Application: 2003年 8月22日

出 願 番 号
Application Number: 特願2003-298858
[ST. 10/C]: [JP2003-298858]

出 願 人
Applicant(s): 松下電器産業株式会社

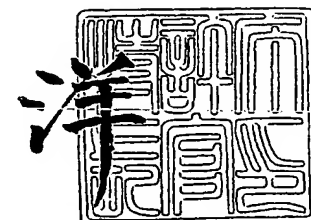


PRIORITY DOCUMENT
SUBMITTED OR TRANSMITTED IN
COMPLIANCE WITH
RULE 17.1(a) OR (b)

2004年 8月27日

特許庁長官
Commissioner,
Japan Patent Office

小 川



【書類名】 特許願
【整理番号】 2903150280
【提出日】 平成15年 8月22日
【あて先】 特許庁長官殿
【国際特許分類】 H03C 3/09
【発明者】
 【住所又は居所】 神奈川県横浜市港北区綱島東四丁目3番1号 パナソニックモバイルコミュニケーションズ株式会社内
 【氏名】 越智 健敏
【発明者】
 【住所又は居所】 神奈川県横浜市港北区綱島東四丁目3番1号 パナソニックモバイルコミュニケーションズ株式会社内
 【氏名】 平野 俊介
【特許出願人】
 【識別番号】 000005821
 【氏名又は名称】 松下電器産業株式会社
【代理人】
 【識別番号】 100105647
 【弁理士】
 【氏名又は名称】 小栗 昌平
 【電話番号】 03-5561-3990
【選任した代理人】
 【識別番号】 100105474
 【弁理士】
 【氏名又は名称】 本多 弘徳
 【電話番号】 03-5561-3990
【選任した代理人】
 【識別番号】 100108589
 【弁理士】
 【氏名又は名称】 市川 利光
 【電話番号】 03-5561-3990
【選任した代理人】
 【識別番号】 100115107
 【弁理士】
 【氏名又は名称】 高松 猛
 【電話番号】 03-5561-3990
【選任した代理人】
 【識別番号】 100090343
 【弁理士】
 【氏名又は名称】 栗宇 百合子
 【電話番号】 03-5561-3990
【手数料の表示】
 【予納台帳番号】 092740
 【納付金額】 21,000円
【提出物件の目録】
 【物件名】 特許請求の範囲 1
 【物件名】 明細書 1
 【物件名】 図面 1
 【物件名】 要約書 1
 【包括委任状番号】 0002926

【書類名】 特許請求の範囲**【請求項 1】**

電圧制御発振器と、前記電圧制御発振器の出力信号を分周する分周器と、前記分周器の出力信号と基準信号との位相差に応じた信号を出力する位相比較器と、前記位相比較器の出力を平均化して前記電圧制御発振器に出力するループフィルタとを含む PLL 部と、

入力された変調データに基づき、前記電圧制御発振器に第 1 の変調信号を入力して変調をかける第 1 の変調入力部と、

前記変調データに基づき、前記 PLL 部の前記電圧制御発振器とは異なる位置に第 2 の変調信号を入力する第 2 の変調入力部と、

を備え、

前記電圧制御発振器は、前記第 1 の変調信号が入力される第 1 の制御端子と、前記第 2 の変調信号に基づいた信号が入力される第 2 の制御端子を有し、

前記第 1 の変調入力部は、前記第 1 の制御端子における第 1 の変調感度を算出する変調感度算出手段と、前記算出された第 1 の変調感度に基づいて前記変調データの変調度を調整して前記第 1 の変調信号を出力する変調度調整手段とを有する広帯域変調 PLL。

【請求項 2】

請求項 1 記載の広帯域変調 PLL であって、

前記変調感度算出手段は、前記第 2 の制御端子に入力される信号を測定して、前記第 2 の制御端子における第 2 の変調感度を算出するとともに、前記第 2 の変調感度と前記第 1 の変調感度との比を示す値を測定して、算出された前記第 2 の変調感度に基づいて前記第 1 の変調感度を算出する変調感度算出部を有する広帯域変調 PLL。

【請求項 3】

請求項 1 または 2 記載の広帯域変調 PLL であって、

前記第 1 の変調入力部は、前記電圧制御発振器の前記第 2 の制御端子に入力される信号をデジタル変換する A/D 変換器と、前記変調感度算出手段と、前記変調度調整手段と、前記変調度調整手段の出力をアナログ変換して前記第 1 の制御端子へ出力する D/A 変換器とを有する広帯域変調 PLL。

【請求項 4】

請求項 1 または 2 のいずれか一項記載の広帯域変調 PLL であって、

前記第 1 の変調入力部は、前記電圧制御発振器の前記第 2 の制御端子に入力される信号をデジタル変換する A/D 変換器と、前記変調感度算出手段と、前記変調度調整手段とを備え、前記変調度調整手段は前記第 1 の制御端子へデジタル信号を出力し、

前記電圧制御発振器は、前記第 1 の制御端子へ入力されるデジタル信号によって周波数に変化するものである広帯域変調 PLL。

【請求項 5】

請求項 1 ないし 4 のいずれか一項記載の広帯域変調 PLL であって、

前記第 2 の変調入力部は、キャリア周波数データと前記変調データに基づいて前記分周器の分周比を制御する分周比生成手段を有する広帯域変調 PLL。

【請求項 6】

請求項 1 ないし 4 のいずれか一項記載の広帯域変調 PLL であって、

前記第 2 の変調入力部は、キャリア周波数データと前記変調データに基づいて変調信号を生成して、前記位相比較器へ出力するダイレクトデジタルシンセサイザを有する広帯域変調 PLL。

【請求項 7】

請求項 1 ないし 6 のいずれか一項記載の広帯域変調 PLL であって、

前記第 1 の変調入力部は、前記広帯域変調 PLL の起動時および起動後の一定期間毎に前記第 1 の変調感度を算出し、変調度を調整して前記第 1 の変調信号を出力するものである広帯域変調 PLL。

【請求項 8】

請求項 1 ないし 7 のいずれか一項記載の広帯域変調 PLL を備えた無線端末装置。

【請求項 9】

電圧制御発振器と、前記電圧制御発振器の出力信号を分周する分周器と、前記分周器の出力信号と基準信号との位相差に応じた信号を出力する位相比較器と、前記位相比較器の出力を平均化して前記電圧制御発振器に出力するループフィルタとを含む PLL 部を備えた広帯域変調 PLL の変調度調整方法であって、

前記電圧制御発振器の第 1 の制御端子に第 1 の変調信号を入力して変調をかけるステップと、

キャリア周波数データを入力して、前記 PLL に基づき、前記 PLL 部の前記電圧制御発振器とは異なる位置に第 2 の変調信号を入力するステップと、

前記電圧制御発振器の第 1 の制御端子における第 1 の変調感度を算出するステップと、

前記算出された第 1 の変調感度に基づいて前記第 1 の変調信号の変調度を調整するステップと、

を備えた広帯域変調 PLL の変調度調整方法。

【請求項 10】

請求項 9 記載の広帯域変調 PLL の変調度調整方法であって、

前記第 1 の変調感度を算出するステップは、

前記第 2 の変調信号に基づいて前記電圧制御発振器の第 1 の制御端子とはことなる第 2 の制御端子に入力される入力電圧を測定するステップと、

前記第 2 の制御端子における第 2 の変調感度を算出するステップと、

前記第 2 の変調感度と前記第 1 の変調感度との比を示す値を測定し、算出された前記第 2 の変調感度に基づいて前記第 1 の変調感度を算出するステップと、

を備えた広帯域変調 PLL の変調度調整方法。

【書類名】 明細書

【発明の名称】 広帯域変調 PLL およびその変調度調整方法

【技術分野】

【0001】

本発明は、PLLの帯域幅よりも広い帯域幅を持つ変調信号で変調されたRF (Radio Frequency) 変調信号を生成し出力可能な広帯域変調 PLL およびその変調度調整方法に関するものである。

【背景技術】

【0002】

一般にPLL (Phase Locked Loop) 変調回路には、低コスト、低消費電力、良好なノイズ特性と変調精度が求められる。PLLで変調をかける場合、変調精度を良くするためには変調信号の周波数帯域 (変調帯域) 幅よりもPLLの周波数帯域 (PLL帯域) 幅を広くすることが望ましい。

【0003】

しかしながら、PLL帯域幅を広くすると、ノイズ特性の劣化を招く。そこで、PLL帯域幅を変調帯域幅よりも狭く設定し、PLL帯域内の変調とPLL帯域外の変調を異なる2箇所で行う2点変調という技術が考案された (例えば、特許文献1参照)。

【0004】

図10は、従来の広帯域変調PLLを示す概略構成図である。図10に示すように、従来の広帯域変調PLLは、制御電圧端子 (V_t) の電圧に応じて発振周波数が変化する電圧制御発振器 (以下、VCO) 1と、VCO1から出力されるRF変調信号の周波数を分周する分周器2と、分周器2の出力信号と基準信号の位相を比較し位相差に応じた信号を出力する位相比較器3と、位相比較器の出力信号を平均化するループフィルタ4とを含むPLLに、変調データに基づいて変調信号を出力する変調感度テーブル7と、制御部6からのゲイン制御信号に応じてゲインを調整しつつ変調感度テーブル7の出力信号をアナログ電圧に変換するD/A変換器10と、変調感度テーブル7からの出力信号にチャネル選択情報を加算した信号をデルタシグマ変調をかけ分周比として分周器2へ出力するデルタシグマ変調器9と、 V_t の電圧値をデジタル値に変換して制御部6に出力するA/D変換器11とを備えている。

【0005】

図11は、広帯域変調PLLの動作説明のための周波数特性を示す図である。ここで、PLLの伝達関数を $H(s)$ (但し、 $s = j\omega$) とする。 $H(s)$ は図11に示すような低域通過特性をもつ。分周器2に設定する分周比に加えられた変調信号には、伝達関数 $H(s)$ の低域通過フィルタがかけられる。一方、VCO1の制御電圧端子 (V_t) に加えられた変調信号には、図11に示すような伝達関数 $1 - H(s)$ の高域通過フィルタがかけられる。

【0006】

これら2つの変調成分はVCO1の制御電圧端子で加算されるため、変調信号には等価的に図11の破線で示した特性、すなわち1、がかけられてVCO1に与えられることになる。その結果、VCO1からは、PLL帯域外まで及ぶ、広帯域なRF変調信号が出力することが可能となる。

【0007】

ところで、VCO1の制御電圧端子へ入力する変調信号の振幅は、VCO1から出力されるRF変調信号の周波数偏移に変換される。その変換利得は変調感度と呼ばれ、一般的にその単位は $[Hz/V]$ である。

【0008】

D/A変換器10から出力される信号の振幅はVCO1の変調感度と整合が取れている必要がある。それは、これらの整合が取れていないと、図12に示すように伝達関数 $1 - H(s)$ にズレ量 (ここでは a 倍) が掛けられることになり、破線で示す $H(s)$ との合成特性は周波数に対してフラットでなくなってしまう。これは変調精度を劣化させる要因と

なる。

【0009】

図13は一般的なVCOの制御電圧に対する出力信号周波数の変化を表す特性の一例を示す図である。変調感度は、この電圧-周波数特性のカーブの傾きで表される。図13に示すように、VCOの発振周波数によって変調感度が異なるので、異なるVCOの発振周波数で同じ周波数偏移変調信号を得るためには、VCOの制御電圧端子に inputs する変調信号の振幅はVCOの発振周波数に応じて変化させる必要がある。

【0010】

図14は一般的なVCOの発振周波数に対する変調感度の特性を示した図である。同図より、発振周波数によって変調感度が変化することがわかる。

【0011】

ここで、VCOの発振周波数によって変調感度が異なることに起因して、制御電圧を変化させる必要がある場合の一例を説明する。VCO1の周波数2GHzにおける変調感度が100MHz/Vで、変調信号の最大周波数偏移が5MHzであると仮定する。この場合、Vtには最大振幅50mVの信号を入力する必要がある。ところがVCO1の周波数が2.1GHzの時に変調感度が80MHz/Vになったとする。この場合、Vtには最大振幅62.5mVの信号を入力する必要がある。つまり、VCO1の周波数によってD/A変換器10の出力信号振幅を変化させる必要がでてくる。

【0012】

なお、分周器2に設定する分周比に含まれる変調成分に対しての変調感度は基準信号の周波数になり、VCO1の周波数に対して変化しない。たとえば、VCO1の周波数が2GHzで、基準信号の周波数が1MHz、変調信号の最大周波数偏移が5MHzであると仮定した場合を例にとって説明する。この場合、最大の分周比の変化幅は5となる。したがって、この計算にVCO1の周波数は無関係である。

【0013】

図10の場合は、周波数に対する変調感度の特性を変調感度テーブル7として持ち、チャンネル周波数が変わった際に制御電圧の変動分を計算することにより変調感度の補正を行い、D/A変換器のゲインを調整している。

【0014】

ここで、図15はVCOの原理図の一例である。VCO1は、インダクタLと、コンデンサC、制御電圧Vtの電圧値によって容量が変化する可変容量ダイオードCv、能動素子100で構成され、発振周波数f_{vco}は数1で決まる。

【数1】

$$f_{vco} = \frac{1}{2\pi\sqrt{L(C+C_v)}}$$

【0015】

このようなVCOをLSIに集積化する場合、インダクタL、コンデンサC、可変容量ダイオードCv等の素子の値が製造ばらつきにより変化する。これによりVCOの発振周波数に対する変調感度の特性はそれぞれのLSIで異なるものとなる。

【0016】

しかしながら、上記従来の広帯域変調PLLにあっては、これらの素子の値のばらつきに起因するLSIごとの変調感度の特性に対して変調感度テーブルを準備する必要がある。すなわち、周波数に対する変調感度のテーブルをLSIごと別個に測定し、メモリ等へ書き込み保持する必要がある。

【0017】

この変調感度テーブルを準備するためには、使用する全てのチャンネルの周波数に対する変調感度を測定する必要があり、それにはPLLの周波数切換を測定ポイントの数だけ行

うこととなる。したがって、非常に時間がかかり、製造コストを増大させるばかりでなく、メモリ量も多く、LSIのコストも増大させるという事情があった。

【0018】

さらに、チャネル周波数が切り替わった際に変調感度の補正を行っているが、その後の環境変動による変調感度変動の補正はできず、変調精度を良好に保つことが困難であるという事情もあった。

【特許文献1】米国特許6, 211, 747号明細書

【発明の開示】

【発明が解決しようとする課題】

【0019】

本発明は、従来の問題を解決するためになされたもので、良好な変調精度を有する広帯域変調PLLを、低コストで提供することを目的とする。

【課題を解決するための手段】

【0020】

本発明の広帯域変調PLLは、

電圧制御発振器と、前記電圧制御発振器の出力信号を分周する分周器と、前記分周器の出力信号と基準信号との位相差に応じた信号を出力する位相比較器と、前記位相比較器の出力を平均化して前記電圧制御発振器に出力するループフィルタとを含むPLL部と、

入力された変調データに基づき、前記電圧制御発振器に第1の変調信号を入力して変調をかける第1の変調入力部と、

前記変調データに基づき、前記PLL部の前記電圧制御発振器とは異なる位置に第2の変調信号を入力する第2の変調入力部と、

を備え、

前記電圧制御発振器は、前記第1の変調信号が入力される第1の制御端子と、前記第2の変調信号に基づいた信号が入力される第2の制御端子を有し、

前記第1の変調入力部は、前記第1の制御端子における第1の変調感度を算出する変調感度算出手段と、前記算出された第1の変調感度に基づいて前記変調データの変調度を調整して前記第1の変調信号を出力する変調度調整手段とを有する。

【0021】

この構成により、各チャネル毎のルックアップテーブルが不要なため、良好な変調精度を有する広帯域変調PLLシステムを安価で提供することができる。

【0022】

また、本発明の広帯域変調PLLは、前記変調感度算出手段は、前記第2の制御端子に入力される信号を測定して、前記第2の制御端子における第2の変調感度を算出するとともに、前記第2の変調感度と前記第1の変調感度との比を示す値を測定して、算出された前記第2の変調感度に基づいて前記第1の変調感度を算出する変調感度算出部を有する。

【0023】

この構成により、各チャネル毎のルックアップテーブルが不要なため、良好な変調精度を有する広帯域変調PLLシステムを安価で提供することができる。

【0024】

さらに、本発明の広帯域変調PLLは、前記第1の変調入力部は、前記電圧制御発振器の前記第2の制御端子に入力される信号をディジタル変換するA/D変換器と、前記変調感度算出手段と、前記変調度調整手段と、前記変調度調整手段の出力をアナログ変換して前記第1の制御端子へ出力するD/A変換器とを有する。

【0025】

この構成により、各チャネル毎のルックアップテーブルが不要なため、良好な変調精度を有する広帯域変調PLLシステムを安価で提供することができる。

【0026】

また、本発明は、前記第1の変調入力部は、前記電圧制御発振器の前記第2の制御端子に入力される信号をディジタル変換するA/D変換器と、前記変調感度算出手段と、前記

変調度調整手段とを備え、前記変調度調整手段は前記第1の制御端子へデジタル信号を出力し、

前記電圧制御発振器は、前記第1の制御端子へ入力されるデジタル信号によって周波数が増加するものである。

【0027】

この構成により、小型かつ安価で、消費電力の小さい広帯域変調PLLシステムを提供することができる。

【0028】

さらに、本発明の広帯域変調PLLは、前記第2の変調入力部は、キャリア周波数データと前記変調データに基づいて前記分周器の分周比を制御する分周比生成手段を有する。

【0029】

この構成により、各チャネル毎のルックアップテーブルが不要なため、良好な変調精度を有する広帯域変調PLLシステムを安価で提供することができる。

【0030】

また、本発明の広帯域変調PLLは、前記第2の変調入力部は、キャリア周波数データと前記変調データに基づいて変調信号を生成して、前記位相比較器へ出力するダイレクトデジタルシンセサイザを有する。

【0031】

この構成により、小型かつ安価で、消費電力の小さい広帯域変調PLLシステムを提供することができる。

【0032】

さらに、本発明の広帯域変調PLLは、前記第1の変調入力部は、前記広帯域変調PLLの起動時および起動後の一定期間毎に前記第1の変調感度を算出し、変調度を調整して前記第1の変調信号を出力するものである。

【0033】

この構成により、温度変動や電源電圧変動などによる環境変動に対しても常に良好かつ安定な変調精度を提供することができる。

【0034】

また、本発明は、前記広帯域変調PLLを備えた無線端末装置を提供する。

【0035】

この構成により、良好な変調精度を安価で提供することができる。

【0036】

本発明の広帯域変調PLLの変調度調整方法は、電圧制御発振器と、前記電圧制御発振器の出力信号を分周する分周器と、前記分周器の出力信号と基準信号との位相差に応じた信号を出力する位相比較器と、前記位相比較器の出力を平均化して前記電圧制御発振器に出力するループフィルタとを含むPLL部を備えた広帯域変調PLLの変調度調整方法であって、

前記電圧制御発振器の第1の制御端子に第1の変調信号を入力して変調をかけるステップと、

キャリア周波数データを入力して、前記PLLに基づき、前記PLL部の前記電圧制御発振器とは異なる位置に第2の変調信号を入力するステップと、

前記電圧制御発振器の第1の制御端子における第1の変調感度を算出するステップと、前記算出された第1の変調感度に基づいて前記第1の変調信号の変調度を調整するステップと

を備える。

【0037】

この方法により、変調度の調整に、各チャネル毎のルックアップテーブルが不要なため、良好な変調精度を有する広帯域変調PLLシステムを安価で提供することができる。

【0038】

また、本発明の変調度調整方法は、

前記第1の変調感度を算出するステップは、
前記第2の変調信号に基づいて前記電圧制御発振器の第1の制御端子とはことなる第2の制御端子に入力される入力電圧を測定するステップと、
前記第2の制御端子における第2の変調感度を算出するステップと、
前記第2の変調感度と前記第1の変調感度との比を示す値を測定し、算出された前記第2の変調感度に基づいて前記第1の変調感度を算出するステップと、
を備えた。

【0039】

この方法により、変調度の調整に、各チャネル毎のロックアップテーブルが不要なため、良好な変調精度を有する広帯域変調PLLシステムを安価で提供することができる。

【発明の効果】

【0040】

本発明によれば、良好な変調精度を有する広帯域変調PLLを、低コストで提供することができる。

【発明を実施するための最良の形態】

【0041】

(第1の実施形態)

図1は、本発明の第1の実施形態を説明するための広帯域変調PLLを示す概略構成図である。図1において、第1の実施形態に係る広帯域変調PLLは、PLL用(入力電圧 V_{t1})と変調信号入力用(入力電圧 V_{tm})の2つの制御電圧端子を持った電圧制御発振器(以下、VCO)21と、VCO21の出力信号を分周する分周器22と、基準信号の位相と分周器22の出力信号の位相とを比較して位相差に応じた信号を出力する位相比較器23と、位相比較器23の出力信号をVCO21の制御信号に変換するチャージポンプ24と、チャージポンプ24の出力信号を平滑化し、VCO21のPLL用の制御電圧端子に制御電圧 V_{t1} を出力するループフィルタ25とを有するPLLを備える。

【0042】

さらに、第1に係る広帯域変調PLLは、外部入力されたキャリア周波数データと位相変調データから分周器22に設定する分周比を生成する分周比生成部26と、ループフィルタ25に接続されたA/D変換器27と、A/D変換器27の出力信号と位相変調データとに基づいてVCO21への制御信号を生成するとともに変調データの変調度を調整する制御信号生成部28と、調整された変調データをD/A変換し、アナログ信号としてVCO21の変調信号用制御電圧端子に制御電圧 V_{tm} を出力するD/A変換器29とを備える。

【0043】

次に図2を用いて、制御信号生成部28について説明する。図2は第1の実施形態に係る広帯域変調PLLの制御信号生成部を示す概略構成図である。制御信号生成部28は、A/D変換器27の出力を記憶する測定結果記憶部30と、測定結果記憶部30に記憶されている値を演算処理する演算部31と、演算部31で演算処理された結果を記憶する演算結果記憶部32と、演算結果記憶部32で記憶された演算結果に基づいて位相変調データの変調度を調整する変調度調整手段33と、設定値制御信号に基づいて変調感度測定時のVCO21の変調信号用制御電圧端子に入力する制御電圧 V_{tm} を設定するキャリアレーションデータ生成部34と、選択制御信号に基づいて変調度調整手段33が出力する変調データとキャリアレーションデータ生成部34が出力するキャリアレーションデータとのいずれか一方を選択してD/A変換器29に出力する出力信号制御部35とを備える。ここで、出力信号制御部35は、通常の変調動作時は変調度調整手段の出力を選択し、変調感度測定時にはキャリアレーションデータ生成部34の出力を選択する。

【0044】

ここで、キャリア周波数データ、位相変調データ、設定値制御信号、選択制御信号は、図示しない制御部から出力される。なお、これらの制御信号およびデータは、個別の制御部により出力されてもよいし、広帯域変調PLLを制御するための1つの制御部により出

力されてもよい。さらに、このような広帯域変調PLLを、移動端末装置や無線基地局等の無線通信装置等に適用された場合、このような無線通信装置等の動作を制御する制御部によって、これらの制御信号およびデータが出力されてもよい。

【0045】

図3は第1の実施形態に係る広帯域変調PLLのVCOの原理図である。インダクタLと、コンデンサC、可変容量ダイオードC_{vl}、可変容量ダイオードC_{vm}、能動素子100とを備え、発振周波数f_{vco}は数2で決まる。

【数2】

$$f_{vco} = \frac{1}{2\pi\sqrt{L(C + C_{vl} + C_{vm})}}$$

【0046】

ここで、本実施形態では、VCO21の周波数は電圧V_{tl}の制御によりC_{vl}の容量値を変えてコントロールする。これにより、VCO21の周波数によらずV_{tm}のバイアス電位を固定にできるので、V_{tm}の変化によるVCO21の変調感度をほぼ一定にすることができる。

【0047】

図4は、VCOのPLL用制御電圧端子と変調用制御電圧端子それぞれへの印加電圧対発振周波数特性示す図である。図4(a)はPLL用制御電圧端子への印加電圧V_{tl}対VCO21の発振周波数f_{vco}特性であり、この時、変調用の制御電圧V_{tm}は固定値V_{tm0}としている。図4(b)は、変調用制御電圧端子への印加電圧V_{tm}対VCO21の発振周波数f_{vco}特性であり、この時、PLL用の制御電圧V_{tl}は固定値V_{tl0}としている。このように、制御電圧V_{tl}およびV_{tm}のいずれか一方を固定値にした場合、他方の制御電圧を変化させることによってVCO21の発振周波数を変化させることができる。

【0048】

次に、本実施形態に係る広帯域変調PLLにおける変調度の調整方法について説明する。本実施形態では、図2に示す制御信号生成部28において、VCO21の変調用制御電圧端子における変調感度K_mを算出し、この変調感度K_mに基づいて、分周比による変調度との利得誤差を補償するように変調データの変調度を調整する。

【0049】

ここで、VCO21の変調用制御電圧端子における変調感度K_mは、PLL用制御電圧端子における変調感度K_lに依存するものである。まずK_lを求める必要がある。以下、PLL用制御電圧端子における変調感度K_l及び変調用制御電圧端子における変調感度K_mの測定および算出方法について説明する。

【0050】

まず、制御信号生成部28のキャリブレーションデータ生成部34により、制御電圧V_{tm}を、固定値V_{tm0}に設定する。出力信号制御部35は、変調感度を測定している状態であるので、キャリブレーションデータ生成部34の出力信号を、D/A変換器29を介してVCO21へ制御電圧の固定値V_{tm0}を入力する。

【0051】

この状態において、分周比生成部26に対して、VCO21の周波数がf₀にロックするようなキャリア周波数データを入力する。ここで、周波数f₀は最終的に使用したいチャンネルの周波数である。基準周波数をf_{ref}、分周器に設定される分周比をN₀とすると、N₀は数3で表される。

【数3】

$$N_0 = \frac{f_0}{f_{ref}}$$

【0052】

数3を満たす N_0 が分周器22に入力されると、その結果 f_{vco} は周波数 f_0 でロックする(図4(b)における点 α_m)。この時、図4(a)の点 α_t に示されるように、VCO21のPLL用制御電圧端子に印加される電圧は、 $V_{t1} = V_{t10}$ となっており、A/D変換器27を用いてこの値をデジタル値に変換し、制御信号生成部28の測定結果記憶部30で V_{t10} を記憶する。

【0053】

次に、同様にして、分周比生成部26にVCO21の周波数を f_1 にロックするようなキャリア周波数を入力する。この時、分周器に設定される分周比を N_1 とすると、 N_1 は、数4に示される。

【数4】

$$N_1 = \frac{f_1}{f_{ref}}$$

【0054】

数4を満たす N_1 が分周器26に入力されると、その結果 f_{vco} は周波数 f_1 でロックする。この時、図4(a)の点 β_t に示されるように、VCO21のPLL用制御電圧端子への印加電圧は、 $V_{t1} = V_{t11}$ となっており、同様にA/D変換器27によりデジタル値に変換し、制御信号生成部28の測定結果記憶部30で V_{t11} を記憶する。

【0055】

制御信号生成部28の演算部31は、測定した結果に基づいて、PLL用制御電圧端子における変調感度 K_1 を算出する。ここで、変調感度 K_1 は、数5であらわされる。

【数5】

$$K_1 = \frac{f_1 - f_0}{V_{t11} - V_{t10}}$$

【0056】

以上により、チャネル周波数 f_0 付近でのPLL用制御電圧端子の変調感度 K_1 を求めることができる。この結果を、制御信号生成部28の演算結果記憶部32に記憶する。

【0057】

次に、VCO21の変調用制御電圧端子における変調感度 K_m の算出方法について説明する。まず、変調感度 K_1 を求める場合と同様に、変調用制御電圧端子の入力制御電圧 V_{tm} の電圧値が $V_{tm} = V_{tm0}$ に設定されている場合において、VCO21の周波数が f_0 でロックしている状態を考える。この時のPLL用電圧制御端子への入力制御電圧である V_{t10} の値は変調感度 K_1 の計算過程において求められており、測定結果記憶部30に既に記憶済みである。

【0058】

次に、キャリアブレーションデータ生成部34の設定値、すなわち、制御信号生成部2から出力される値を、 $V_{tm} = V_{tm1}$ に変化させる。すると、図4(b)に示すように、 $V_{tm} = V_{t10}$ において、 f_{vco} は周波数 f_2 に変化しようとする(図4(b)において点 α_m)。

δ_m へ移動しようとする)。しかしながら、PLLのループ特性により f_{vco} が周波数 f_0 になるように V_{t1} が変化して、矢印のように制御電圧 V_{tm} —周波数 f_{vco} 特性が変化し、最終的には周波数 f_0 でロックする(図4(b)において点 δ_m から γ_m へ移動する)。

【0059】

この時のPLL用制御電圧端子への入力制御電圧を V_{t1} を V_{t12} とする(図4(b)における点 γ_t)。制御信号生成部28の測定結果記憶部30は、この V_{t12} をA/D変換器27によってデジタル値に変換したものを記憶する。この時、変調感度 K_m と変調感度 K_1 との間には数6で示される関係が成立する。

【数6】

$$K_m = \frac{V_{tm1} - V_{tm0}}{V_{d10} - V_{d12}} \times K_1$$

【0060】

ここで、 K_1 は既に求まっており、制御信号生成部28の演算結果記憶部32に記憶されており、また、 V_{t10} 、 V_{t12} 、 V_{tm0} 、 V_{tm1} は、測定結果記憶部30に記憶されているので、演算部31は、数6に基づいてキャリア周波数 f_0 付近での変調信号用制御電圧端子の変調感度 K_m を求め、演算結果記憶部32は求められた変調感度 K_m を記憶する。

【0061】

ところで、数6は、変調感度 K_m と変調感度 K_1 の比を示す数式を変換したものであるので、測定した V_{t10} 、 V_{t12} 、 V_{tm0} 、 V_{tm1} は、変調感度 K_m と K_1 の比を示す要素となる。したがって、変調感度 K_m を求める方法は、言い換えれば、変調感度 K_m と K_1 との比を測定して算出するものであるといえる。

【0062】

このようにして求められた変調感度 K_m に基づいて、変調度調整手段33は、位相変調データに対するゲインを決定する。変調度調整が終了すると、広帯域変調PLLは通常の変調動作を開始し、制御信号生成部28の出力信号制御部35は、選択制御信号により、変調度調整手段33からの出力をD/A変換器29へ出力するように切換えられる。変調度調整手段33でゲインを調整された位相変調データに基づいてVCO21の電圧を制御することで、分周器22の分周比変調と電圧制御発振器21の制御電圧変調のゲイン誤差を補償することができる。

【0063】

このような変調度調整は、例えば、広帯域変調PLLを起動する場合毎に、および、使用するキャリア周波数を変更する場合毎に行なわれる(以下、初期補正とする)。以下に、この初期補正時の手順について、図5を参照して説明する。図5は、変調度調整のタイミングチャートを示す図である。ここで、中心周波数 f_0 、 $V_{tm} = V_{tm0}$ において変調をかける場合を例にとって説明する。

【0064】

まず、時刻 t_0 において、周波数 f_1 のキャリア周波数データを入力する。この時、キャリアプレーションデータ生成部34は、 V_{tm} を V_{tm0} に設定する。PLLは時刻 t_1 までに周波数 f_1 に収束し、測定結果記憶部30は、 t_1 から t_2 の間で、 V_{t11} を測定・記憶する。

【0065】

次に、時刻 t_2 でキャリア周波数データを周波数 f_0 に設定し、かつキャリアプレーションデータ生成部34は、 V_{tm} を V_{tm1} に設定する。この状態で、測定結果記憶部30は、 V_{t12} を測定・記憶する。最後に、時刻 t_3 でキャリアプレーションデータ生成部34は、 V_{tm} を V_{tm0} に設定することによって、PLLのループ特性によって周波数 f_0 は変動しないが、 V_{t1} が V_{t12} から V_{t10} に変動する。測定結果記憶部30は、この状態で V_{t10} を測定・記憶し、演算部31は、数5および数6に基づいて変調感度 K_m を算出する。このようにして、変調度調整手段33により、ゲインが適切な値に設定され、時刻 t_4 から通常の変

調動作を開始する。

【0066】

なお、上述のように、VCO21のPLL用制御電圧端子への入力電圧 V_t を測定する順番の具体例として、 V_{t11} 、 V_{t12} 、 V_{t10} としたことにより、通常変調動作開始時には、すでにキャリア周波数 f_0 および制御電圧 V_{tm0} に設定されていることから、広帯域変調PLLは、速やかに通常変調動作へ移行することができる。しかしながら、この V_t の測定はどのような順番でも実現可能である。

【0067】

次に、初期補正後、すなわち通常変調動作の開始後の環境変動に対する補正方法について説明する。初期補正の終了時または終了後に、測定結果記憶部30は、VCO21のPLL用制御電圧端子における V_{t1} の振動振幅のピーク値をA/D変換器27をとおして記憶する。この時、 V_{tm} の値(直流値)は V_{tm0} として対応付けておく。そして、その後も同様に、適当な時間間隔ごとに振動振幅をモニターする。ここで、適当な時間間隔とは、温度や電源電圧の変動をモニターできる程度である。このピーク値が変動した場合、その割合だけPLL制御電圧端子における変調感度 K_1 が変化したことになり、初期補正で求めた変調感度 K_1 から変化した変調感度 K_1 の絶対値が求まる。

【0068】

一方で、やはり適当な時間間隔ごとに、 V_{tm} を V_{tm0} から V_{tm0}' へと微小変化させる。この時、初期補正と同様に V_{t1} が微小変化する。この変化分を記憶し、 V_{tm} の値を V_{tm0} へと再び変化させる。この V_{t1} の変化分の割合と変調感度 K_1 とから、初期補正と同様に変調用制御電圧端子側の変調感度 K_m が求まる。この変調感度 K_m に基づいて変調度を調整することにより、温度変動や電源電圧変動などによる環境変動に対しても常に良好かつ安定な変調精度を提供することができる。

【0069】

このような第1の実施形態の広帯域変調PLLによれば、各チャネル毎のルックアップテーブルが不要なため、小型かつ安価で、消費電力の小さい広帯域変調PLLを提供することができる。さらに、初期動作毎や通常変調動作等、実使用時の環境変動に追従することが可能なため、常に良好かつ安定な変調精度を実現する広帯域変調PLLを提供することができる。

【0070】

(第2の実施形態)

図6は、本発明の第2の実施形態を説明するための広帯域変調PLLを示す概略構成図である。第1の実施形態で説明した図1と重複する部分には同一の符号を付す。

【0071】

図6において、第2の実施形態に係る広帯域変調PLLは、ダイレクトデジタルシンセサイザ(Direct Digital Synthesizer、以下DDS)40を備え、位相変調を行う箇所が、DDS40とVCO21の2ヶ所であることが第1の実施の形態とは異なる。

【0072】

DDS40は数値演算の結果を、内蔵するD/A変換回路等を通して直接出力するものであり、図6に示すように、キャリア周波数データと位相変調データに基づいて数値計算を行い、キャリア信号および変調信号を出力することができる。DDS40での変調は第1の実施形態の分周比変調と同等であるため、変調信号用電圧制御端子の変調感度の算出および変調度の調整は同様の方法で求めることができる。

【0073】

ただし、DDS40の出力は数値演算で直接波形を生成するため、広帯域変調PLLに設けられる分周器2として、分周比固定の固定分周器を適用することができる。固定分周器は、複数の分周器を縦続接続して構成することができ、さらに後段にいくほど動作周波数が下がるので、消費電力を少なくすることができる。

【0074】

このような本発明の第2の実施形態によれば、温度変動や電源電圧変動などによる環境

変動に対しても常に良好かつ安定な変調制度を提供することができる。また、各チャネル毎のルックアップテーブルが不要なため、小型かつ安価で、消費電力の小さい広帯域変調 PLL システムを提供することができる。さらに、分周器として固定分周器を適用できるので、消費電力を減少させることができる。

【0075】

(第3の実施形態)

図7は、本発明の第3の実施形態を説明するための広帯域変調 PLL を示す概略構成図である。第1の実施形態で説明した図1と重複する部分には同一の符号を付す。

【0076】

本実施形態では、制御信号生成部28から出力された信号をD/A変換せず、デジタル信号のままVCO50に入力している。VCO50は、LC共振器に並列に微小な容量とスイッチを持ち、このスイッチをデジタル信号で制御することによって総容量値を変化させることによって図3に示したVCO21と同等の動作を行うものである。変調感度の測定および調整方法は第1の実施形態と同様である。

【0077】

図8は、第3の実施形態に係る広帯域変調 PLL に用いられるVCOの一例を示す原理図である。図8に示すように、VCO50は、 n 個の、入力デジタル信号によって容量が2値に可変な $C_{vm}(1)$ ないし $C_{vm}(n)$ が並列に接続されており、各々の容量を切換えることにより、これらの容量の合計によって変調をかけることが可能となるものである。この構成により、制御信号生成部28のデジタル出力 V_{tm} を用いて、VCO50を制御して変調をかけることが可能となる。

【0078】

このような本発明の第3の実施形態によれば、温度変動や電源電圧変動などによる環境変動に対しても常に良好かつ安定な変調制度を提供することができる。また、D/A変換器や各チャネル毎のルックアップテーブルが不要なため、小型かつ安価で、消費電力の小さい広帯域変調 PLL システムを提供することができる。

【0079】

(第4の実施形態)

図9は、本発明の第4の実施形態を説明するための広帯域変調 PLL を示す概略構成図である。第1、第2、第3の実施形態で説明した図1、図6、図7と重複する部分には同一の符号を付す。

【0080】

図9に示すように、本実施の形態の広帯域変調 PLL は、変調をかける箇所がDDS40とVCO50であり、制御信号生成部28からVCO50の変調側制御端子に入力される変調信号は、デジタル信号が印加される。変調感度の測定・補正方法は第1の実施形態と同様であり、DDS40の動作については第2の実施形態と同様であり、VCO50の動作については、第3の実施形態と同様である。

【0081】

このような本発明の第4の実施形態によれば、温度変動や電源電圧変動などによる環境変動に対しても常に良好かつ安定な変調制度を提供することができる。また、D/A変換器や各チャネル毎のルックアップテーブルが不要なため、小型かつ安価で、消費電力の小さい広帯域変調 PLL システムを提供することができる。さらに、分周器として固定分周器を適用できるので、消費電力を減少させることができる。

【0082】

以上、第1ないし第4の実施形態を参照して説明したが、本発明はこれらの構成に限られない。例えば、分周比の設定をループ内の可変分周器に対して行ったが、基準信号を分周して位相比較器に出力する可変分周器を設け、その可変分周器により分周比の設定を行う構成でも同様に実現可能である。また、A/D変換器やD/A変換器は説明で用いた場所でも同様に実現可能であり、アナログとデジタルの境界はどこであってもよい。また、D/A変換器は出力側に低域通過フィルタを含んでも同様に実現可能である。

【産業上の利用可能性】

【0083】

本発明の広帯域変調PLLは、良好な変調精度を低コストで実現することができる効果を有し、移動無線機や無線基地局装置等の無線通信装置等に有用である。

【図面の簡単な説明】

【0084】

【図1】 本発明の第1の実施形態を説明するための広帯域変調PLLを示す概略構成図

【図2】 第1の実施形態に係る広帯域変調PLLの制御信号生成部を示す概略構成図

【図3】 第1の実施形態に係る広帯域変調PLLのVCOの原理図

【図4】 VCOのPLL用制御電圧端子と変調用制御電圧端子それぞれへの印加電圧対発振周波数特性示す図

【図5】 変調度調整のタイミングチャートを示す図

【図6】 本発明の第2の実施形態を説明するための広帯域変調PLLを示す概略構成図

【図7】 本発明の第3の実施形態を説明するための広帯域変調PLLを示す概略構成図

【図8】 第3の実施形態に係る広帯域変調PLLに用いられるVCOの一例を示す原理図

【図9】 本発明の第4の実施形態を説明するための広帯域変調PLL

【図10】 従来の広帯域変調PLLを示す概略構成図

【図11】 広帯域変調PLLの動作説明のための周波数特性を示す図

【図12】 広帯域変調PLLの動作説明のための周波数特性を示す図

【図13】 一般的なVCOの制御電圧に対する出力信号周波数の変化を表す特性の一例を示す図

【図14】 一般的なVCOの発振周波数に対する変調感度の特性を示した図

【図15】 VCOの原理図の一例

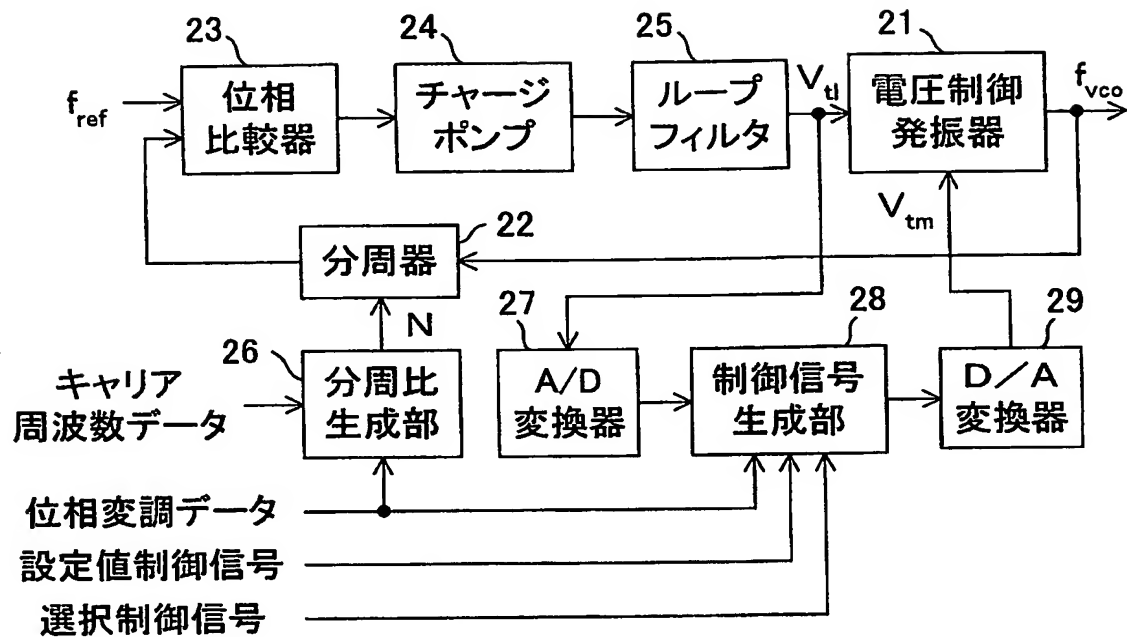
【符号の説明】

【0085】

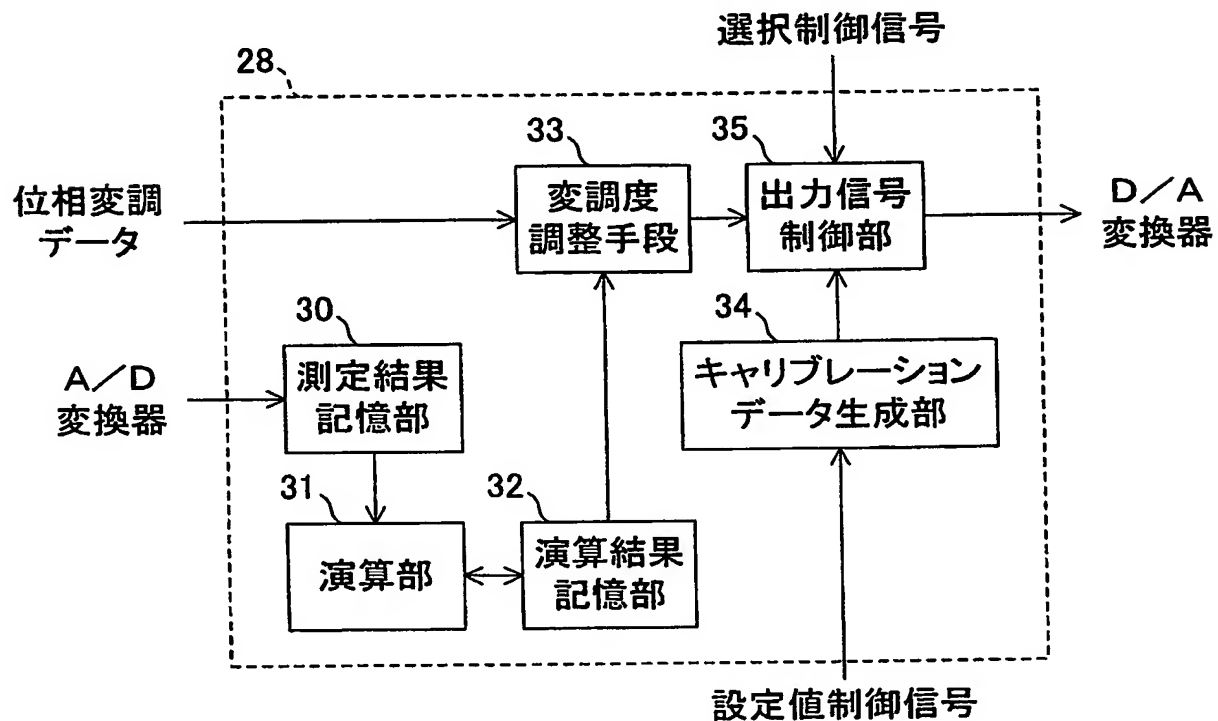
- 21、50 電圧制御発振器
- 22 分周器
- 23 位相比較器
- 24 チャージポンプ
- 25 ループフィルタ
- 26 分周比生成部
- 27 A/D変換器
- 28 制御信号生成部
- 29 D/A変換器
- 30 測定結果記憶部
- 31 演算部
- 32 演算結果記憶部
- 33 変調度調整手段
- 34 キャリブレーションデータ生成部
- 35 出力信号制御部
- 40 DDS

【書類名】 図面

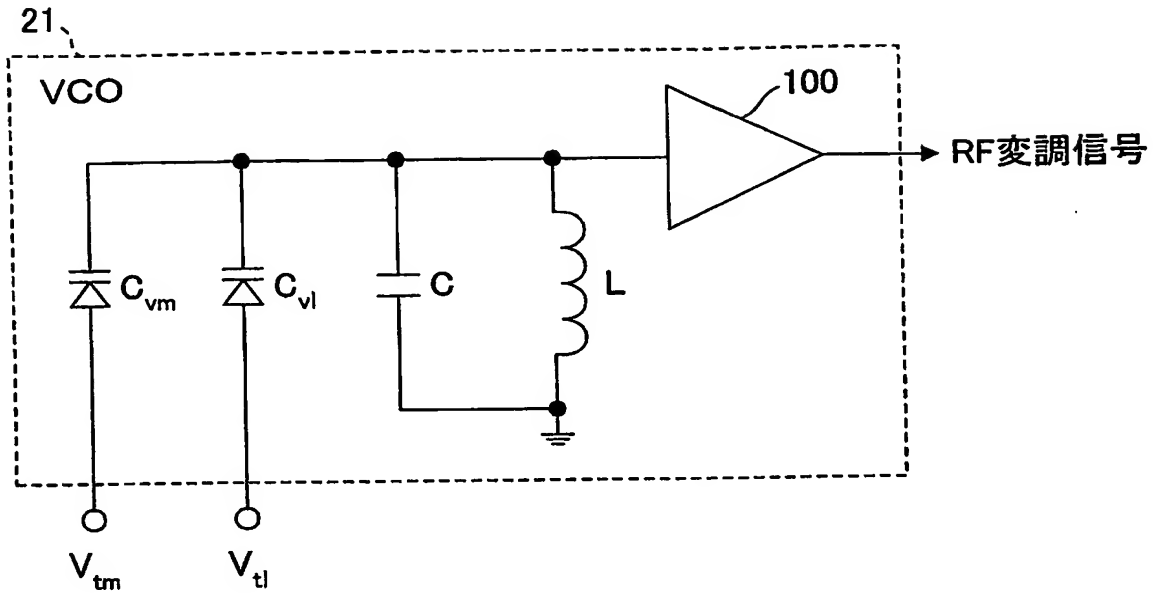
【図 1】



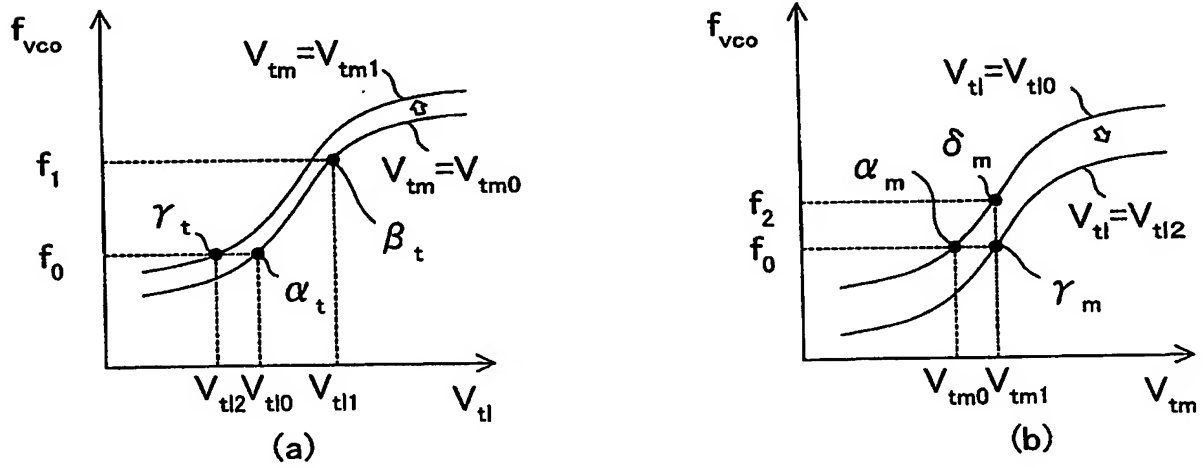
【図 2】



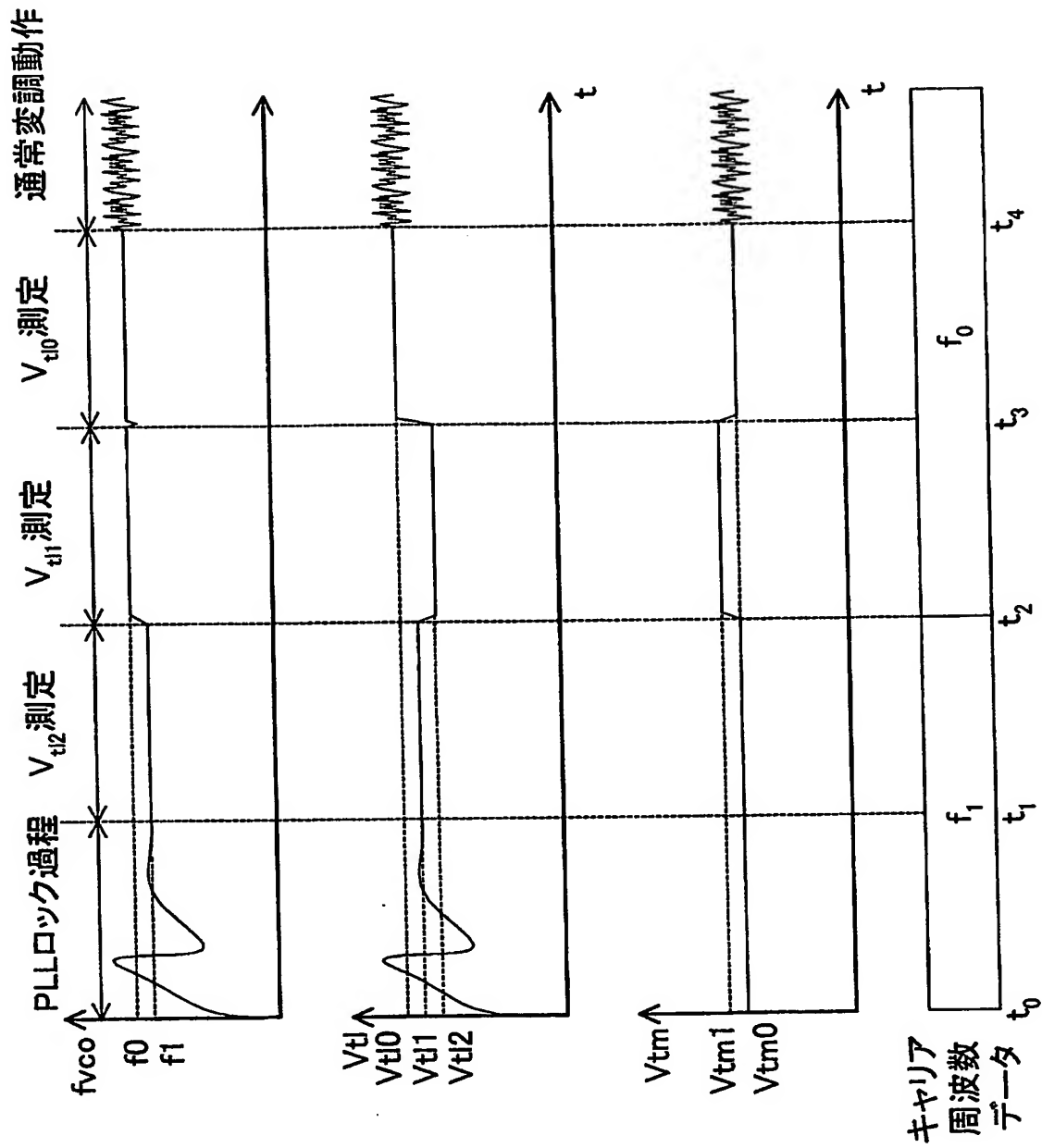
【図 3】



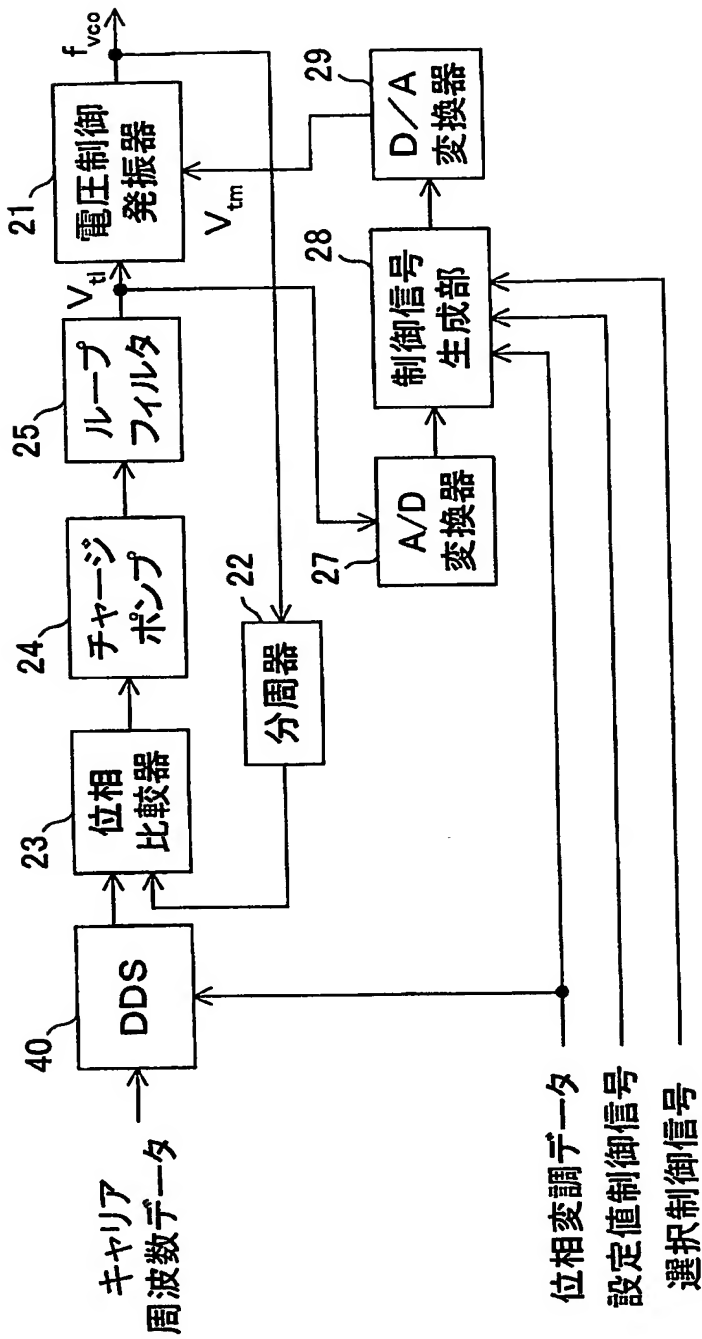
【図 4】



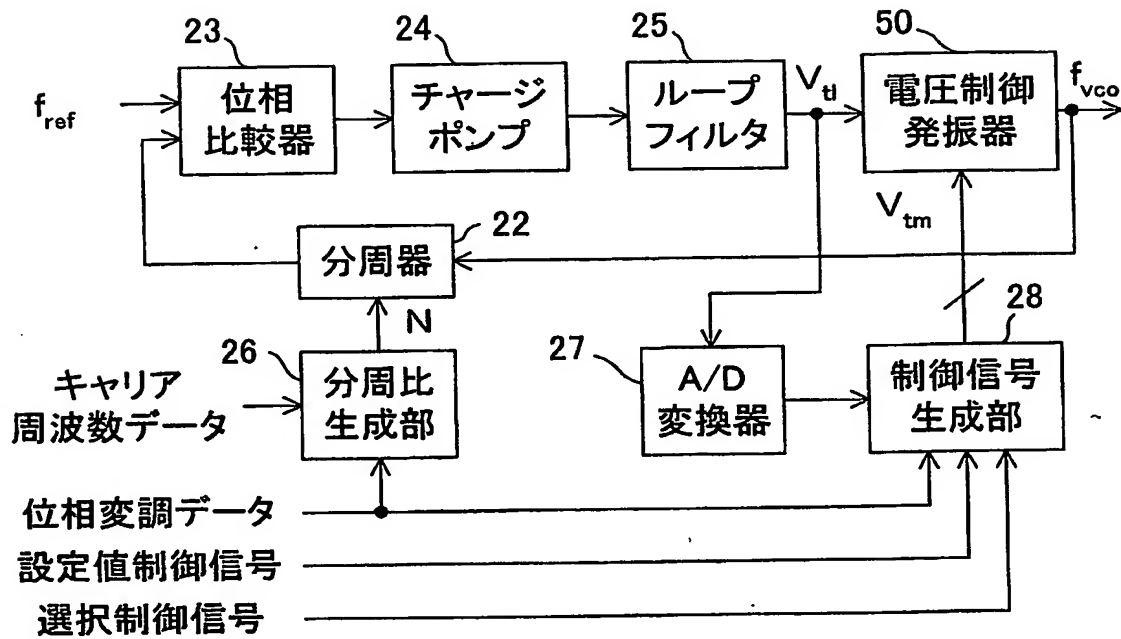
【図 5】



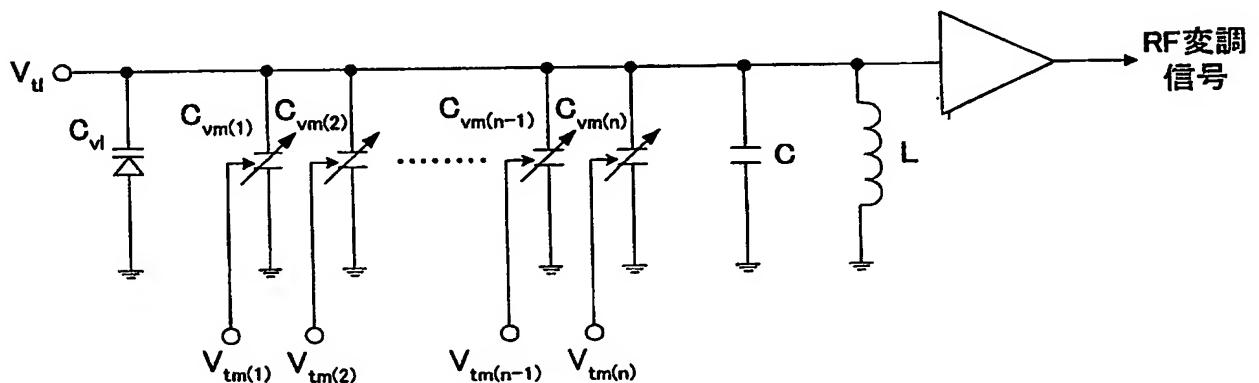
【図 6】



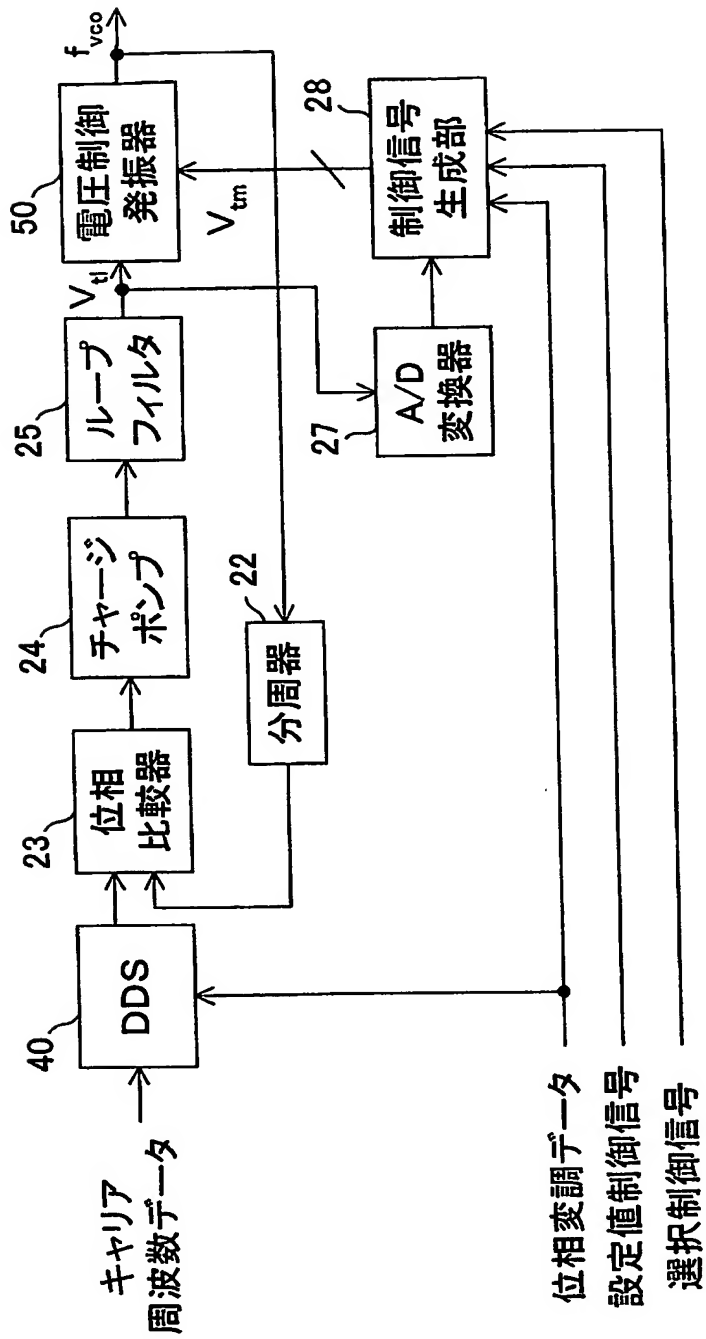
【図 7】



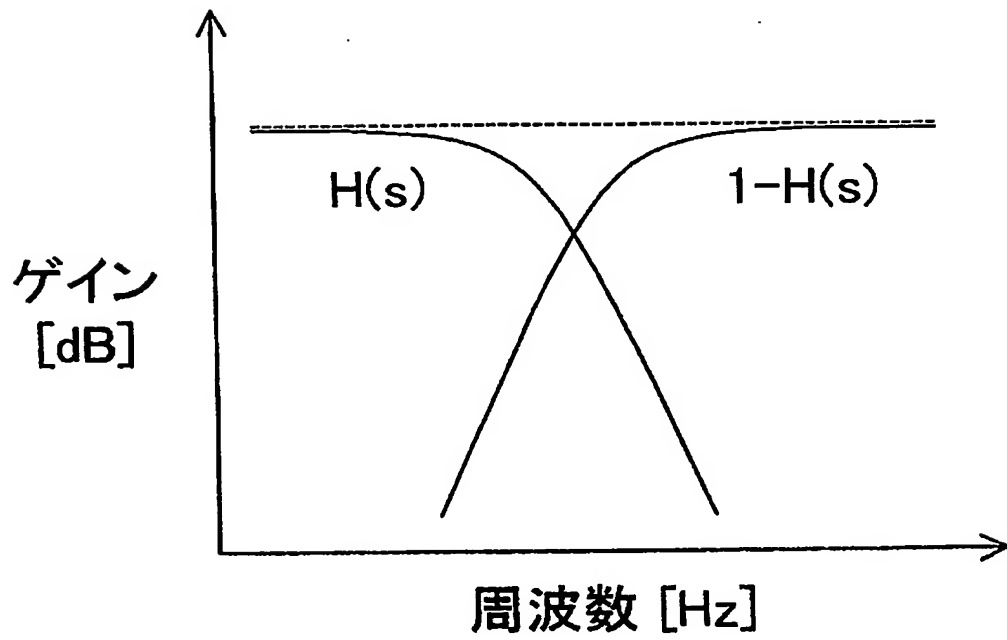
【図 8】



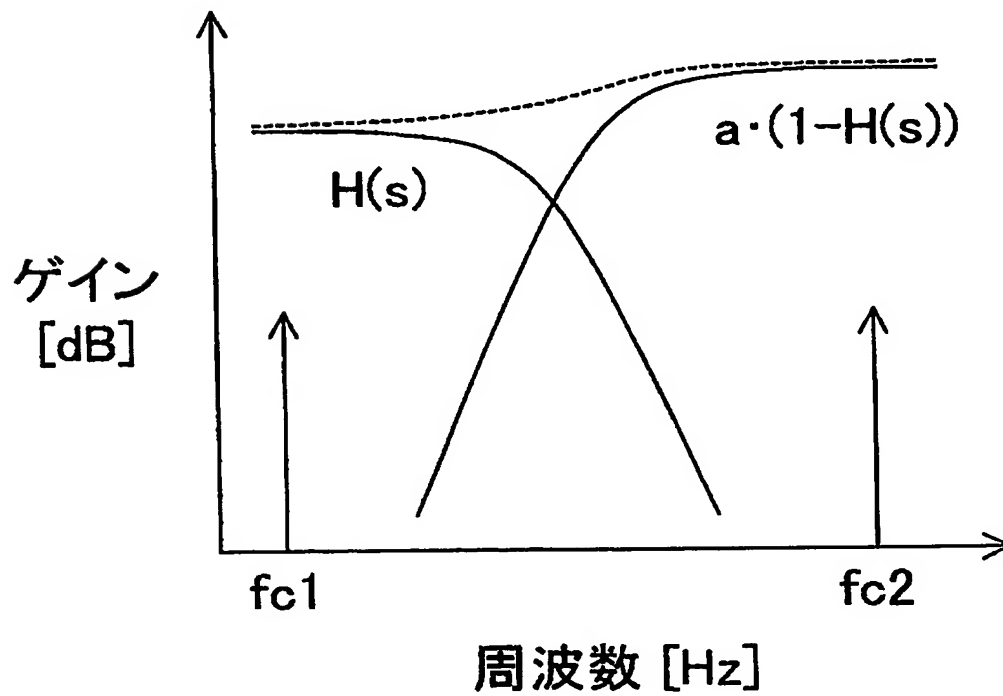
【図 9】



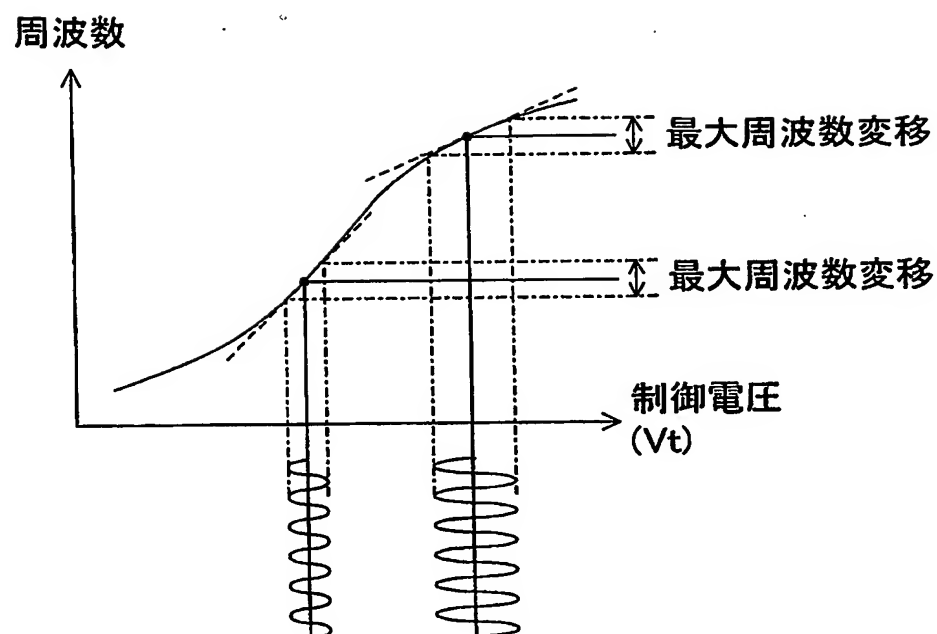
【図 1 1】



【図 1 2】

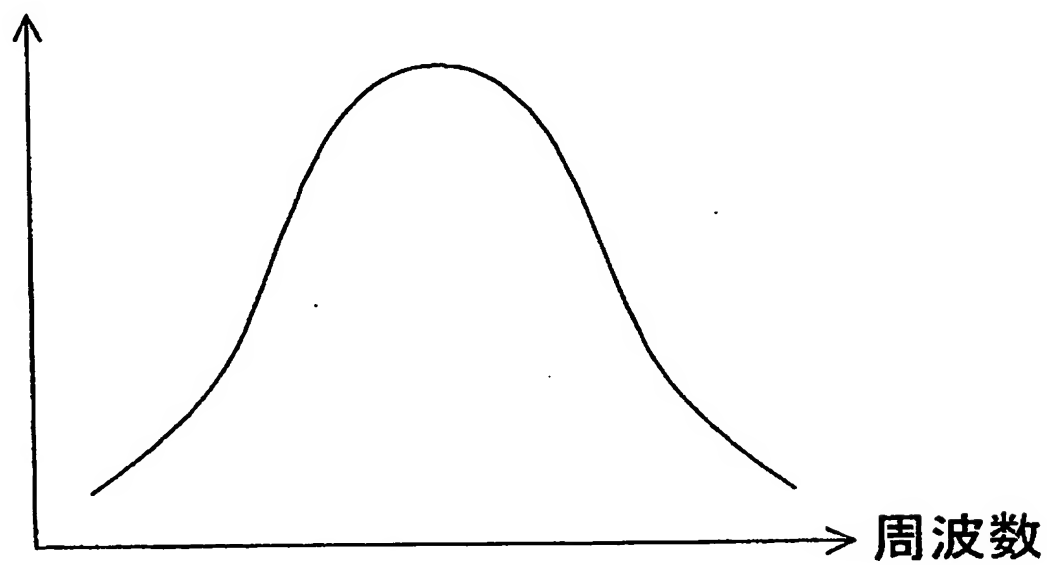


【図13】

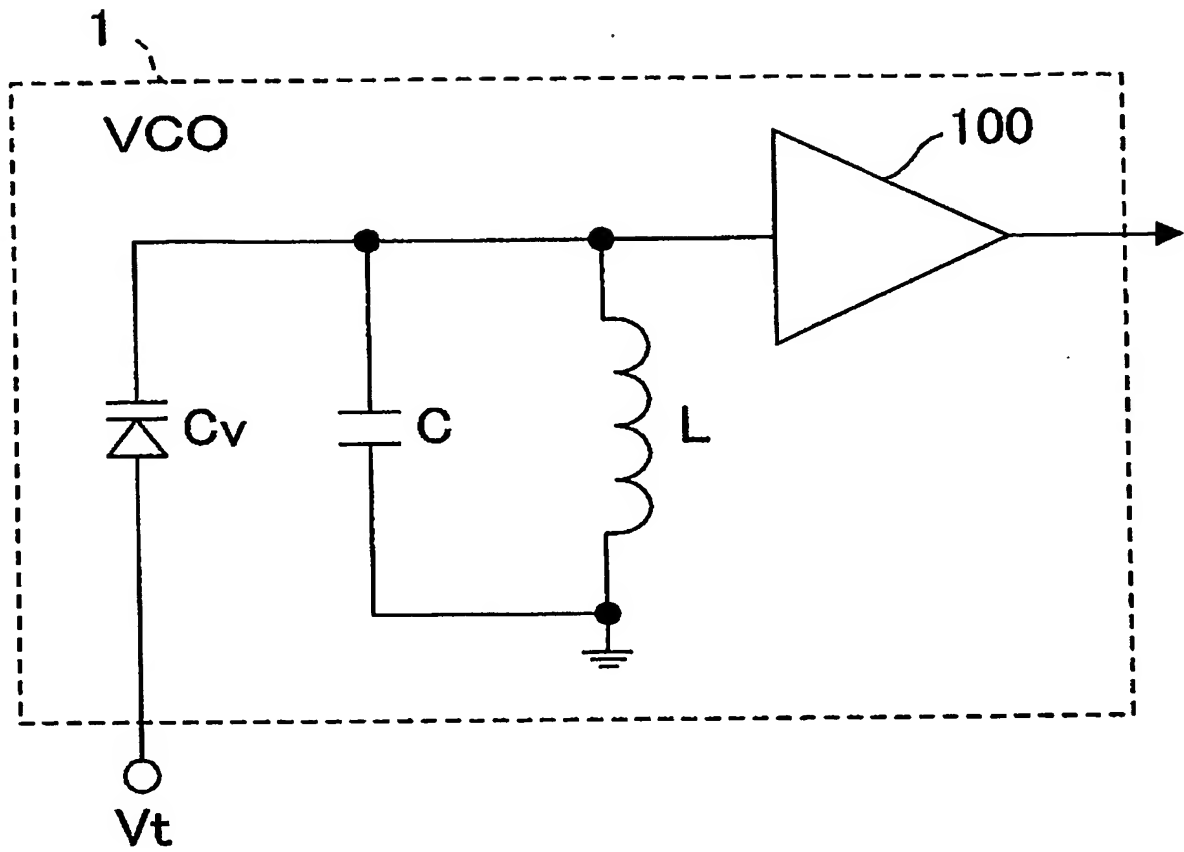


【図14】

変調感度



【図15】



【書類名】 要約書

【要約】

【課題】

良好な変調精度を有する広帯域変調 PLL を、低コストで提供すること。

【解決手段】

VCO21 と、分周器 22 と、位相比較器 23 と、チャージポンプ 24 と、ループフィルタ 25 とを有する PLL に対して、分周器 22 の分周比と VCO21 を制御して変調を行う。VCO21 は、PLL 用と変調用の 2 つの制御端子を有し、制御信号生成部 28 は、PLL 用制御端子への入力電圧 V_{t1} と位相変調データとに基づいて VCO21 の制御電圧 V_{t2} を生成する。変調度調整時には、VCO21 の変調用制御端子への制御電圧 V_{t2} を制御するとともに、入力電圧 V_{t1} を測定して、 V_{t2} に対する VCO21 の周波数の変調感度を算出し、求められた変調感度に基づいて、位相変調データの変調度を調整する。

【選択図】 図 1

特願 2003-298858

出願人履歴情報

識別番号

[000005821]

1. 変更年月日

1990年 8月28日

[変更理由]

新規登録

住所

大阪府門真市大字門真1006番地

氏名

松下電器産業株式会社